

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-086540
(43)Date of publication of application : 20.03.2003

(51)Int.CI. H01L 21/301
H01L 21/68

(21)Application number : 2001-272317 (71)Applicant : TOSHIBA CORP
(22)Date of filing : 07.09.2001 (72)Inventor : KUROSAWA TETSUYA

(54) MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE AND MANUFACTURING DEVICE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent breakages of a semiconductor element stuck to an adhesive tape when it is picked up.

SOLUTION: An adhesive tape 1 is peeled while keeping a semiconductor element 2, which is stuck to an adhesive tape 1 and is subjected to discrete dicing processing, in vacuum suction on a porous adhesive tape 3. Thereafter, the semiconductor element 2 is picked up through vacuum suction by using a suction collet. Since adhesion of the porous adhesive tape 3 can be made lower than that of a usual adhesive tape by transferring the semiconductor element 2 to the porous adhesive tape 3 by vacuum suction, the semiconductor element 2 can be readily picked up from the porous adhesive tape 3, thus preventing breakages.



LEGAL STATUS

[Date of request for examination] 08.03.2005
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(10) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-86540

(P2003-86540A)

(43) 公開日 平成15年3月20日 (2003.3.20)

(51) Int.Cl'
H 01 L 21/801
21/88

識別記号

F I
H 01 L 21/88
21/78チヤコード(参考)
E 6 F 0 8 1
N
P

審査請求 未請求 請求項の数 5 OL (全 8 頁)

(21) 出願番号 特願2001-272317(P2001-272317)

(22) 出願日 平成13年9月7日 (2001.9.7)

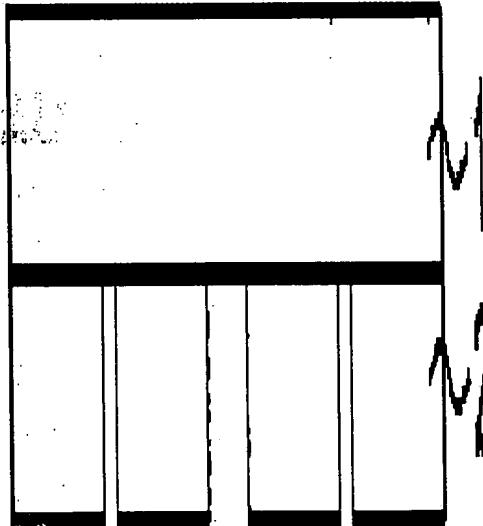
(71) 出願人 000003078
株式会社東芝
東京都港区芝浦一丁目1番1号(72) 発明者 鳥井 哲也
神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内(74) 代理人 100075812
弁理士 古川 麻次 (外4名)
エターナ(参考) 6F081 CA02 DA16 MA38

(54) 【発明の名前】 半導体素子の製造方法及びその製造装置

(57) 【要約】

【課題】 粘着性テープに貼り付けられた半導体素子をピックアップするときに破損を防止する。

【解決手段】 粘着性テープ1に貼り付けられ個片化された半導体素子2を、支持体11を介して多孔質粘着性テープ3上に真空吸着した状態で粘着性テープ1を剥離する。この後、吸着コレットを用いて半導体素子2を真空吸着してピックアップする。真空吸着により半導体素子2を多孔質粘着性テープ3に転写することにより、多孔質粘着性テープ3の粘着力を通常の粘着テープより下がることができるので、容易に多孔質粘着性テープ3から半導体素子2をピックアップすることができ、破損の防止が可能である。



【特許請求の範囲】

【請求項 1】一方の面に粘着性テープを貼り付けた複数の半導体素子に個片化されてなる半導体ウェーハの他方の面を多孔質粘着性テープの一方の面に貼り付け、前記多孔質粘着性テープの他方の面に少なくとも 1 つの真空吸着用穴が開孔された支持体を接触させた状態で前記半導体ウェーハを前記多孔質粘着性テープに真空吸着することで、前記多孔質粘着性テープの有する粘着力及び真空吸着力とによって前記半導体ウェーハを前記多孔質粘着性テープに転写し、前記粘着性テープを前記半導体ウェーハから剥離する工程を備えることを特徴とする半導体装置の製造方法。

【請求項 2】前記多孔質粘着性テープの前記一方の面に転写した前記半導体ウェーハを、前記多孔質粘着性テープの前記他方の面に前記支持体を接触させた状態で搬送する工程をさらに備えることを特徴とする請求項 1 記載の半導体装置の製造方法。

【請求項 3】前記多孔質粘着性テープの前記他方の面に前記支持体を接触させた状態で、前記多孔質粘着性テープに転写した前記半導体ウェーハの個片化された各々の前記半導体素子を、真空吸着によりピックアップする工程をさらに備えることを特徴とする請求項 1 又は 2 記載の半導体装置の製造方法。

【請求項 4】多孔質材料から成り、一方の面と他方の面とが通気性を有した状態で少なくとも前記一方の面に粘着剤が塗布された多孔質粘着性テープと、少なくとも 1 つの真空吸着用穴が開孔された支持体と、真空吸着装置と、を備え、複数の半導体素子に個片化された半導体ウェーハの一方の面に粘着性テープが貼り付けられるとともにその他方の面が前記多孔質粘着性テープの前記一方の面に貼り付けられ、前記多孔質粘着性テープの他方の面側に前記支持体を介して前記真空吸着装置を配置した状態で、前記多孔質粘着性テープの有する粘着力及び前記真空吸着装置による真空吸着力とによって前記半導体ウェーハを前記多孔質粘着性テープの前記一方の面に転写することを特徴とする半導体装置の製造装置。

【請求項 5】前記支持体の一方の面における前記真空吸着用穴が開孔されていない領域に粘着剤が塗布されていることを特徴とする請求項 4 記載の半導体装置の製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法及びその製造装置に係わり、特に、ウェーハのダイシング及び表面研削が終了した後において、個片化され一方の面が粘着性テープに貼り付けられた半導体素子を他の粘着性テープに転写し、装置間を搬送し半導体素子毎にピックアップするための方法及び装置に関する。

【0002】

【従来の技術】半導体装置を製造する際には、一方の面に第 1 の粘着性テープが貼り付けられた半導体ウェーハにダイシング及び表面研削を行って個片化した後、第 2 の粘着性テープに転写して第 1 の粘着性テープを剥離し、この状態で各半導体素子をピックアップすることがある。この場合の従来の半導体装置の製造方法及び製造装置について、図 21 から図 25 を参照して説明する。

【0003】図 21 に示されたように、一方の面に粘着性テープ 101 が貼り付けられた状態で、半導体ウェーハが複数の半導体素子 102 に個片化されている。

【0004】このような粘着性テープ 101 に貼り付けられた半導体素子 102 を、ウェーハリング 103 に貼り付けられている他の粘着性テープ 104 に転写する。この転写の際に、粘着性テープ 104 の下面側において、多孔質材 105 を介して真空配管 106 から矢印 114 の方向に真空吸着を行い、粘着性テープ 104 を吸着固定する。そして、粘着性テープ 101 を矢印 110 の方向へ引っ張ることで、この粘着性テープ 101 を半導体素子 102 から剥離する。

【0005】図 22 に、半導体素子 102 が粘着性テープ 101 から粘着性テープ 104 に転写され、粘着性テープ 101 が剥離された状態を示す。

【0006】この状態で、図 23、及び図 24 における点線 A で囲まれた領域を拡大した図 22 に示されたように、粘着性テープ 104 を吸着装置 111 に吸着固定し、吸着コレット 107 を用いて半導体素子 102 を 1 素子毎に粘着性テープ 104 から矢印 112 の方向にピックアップする。

【0007】ここで、粘着性テープ 104 を矢印 114 の方向に真空吸着した状態で、突き上げビン 108 が 4 本取り付けられたビンホールダ 109 を矢印 113 の方向に上昇させて半導体素子 102 の四隅を突き上げ、半導体素子 102 を吸着コレット 107 で真空吸着して矢印 112 の方向にピックアップする。

【0008】しかし、半導体素子 102 の厚さが例えば 100 μ m 以下というように薄いと、半導体素子 102 をピックアップしようとする際に、半導体素子 102 が粘着性テープ 104 から剥がれにくい場合がある。

【0009】このような場合、図 25 (a) の正面図、及び図 25 (b) の平面図に示されたように半導体素子 102 にクラックを発生させてしまい、図 25 (c) の平面図に示されたように破損して不良となることがあった。

【0010】また、半導体素子 102 の厚さとは関係なく、突き上げビン 108 により半導体素子 102 の裏面を押し上げるので、図 26 (a) の正面図、図 26

(b) の平面図に示されたように半導体素子 102 の裏面における突き上げビン 108 の接触箇所にひびが入りたり、接触箇所を起点にクラックが入って不良となることもあった。

【0011】

【発明が解決しようとする課題】上述のように、従来は半導体素子が薄い場合にピックアップの際に破損されることがあります、歩留まりの低下を招いていた。

【0012】本発明は上記事情に鑑み、半導体素子をピックアップするときに破損を防止し歩留まりを向上させることが可能な半導体装置の製造方法及びその製造装置を提供することを目的とする。

【0013】

【課題を解決するための手段】本発明の半導体装置の製造方法は、一方の面に粘着性テープを貼り付けた複数の半導体素子に個別化されてなる半導体ウェーハの他方の面を多孔質粘着性テープの一方の面に貼り付け、前記多孔質粘着性テープの他方の面に少なくとも1つの真空吸着用穴が開孔された支持体を接触させた状態で前記半導体ウェーハを前記多孔質粘着性テープに真空吸着することで、前記多孔質粘着性テープの有する粘着力及び真空吸着力によって前記半導体ウェーハを前記多孔質粘着性テープに転写し、前記粘着性テープを前記半導体ウェーハから剥離する工程を備えることを特徴とする。

【0014】ここで、前記多孔質粘着性テープの前記一方の面に転写した前記半導体ウェーハを、前記多孔質粘着性テープの前記他方の面に前記支持体を接触させた状態で搬送する工程をさらに備えることもできる。

【0015】また、前記多孔質粘着性テープの前記他方の面上に前記支持体を接触させた状態で、前記多孔質粘着性テープに転写した前記半導体ウェーハの個別化された各々の前記半導体素子を、真空吸着によりピックアップする工程をさらに備えてよい。

【0016】本発明の半導体装置の製造装置は、多孔質材料から成り、一方の面と他方の面とが通気性を有する状態で少なくとも前記一方の面上に粘着剤が塗布された多孔質粘着性テープと、少なくとも1つの真空吸着用穴が開孔された支持体と、真空吸着装置とを備え、複数の半導体素子に個別化された半導体ウェーハの一方の面上に粘着性テープが貼り付けられるとともにその他方の面が前記多孔質粘着性テープの前記一方の面上に貼り付けられ、前記多孔質粘着性テープの他方の面側に前記支持体を介して前記真空吸着装置を配置した状態で、前記多孔質粘着性テープの有する粘着力及び前記真空吸着装置による真空吸着力とによって前記半導体ウェーハを前記多孔質粘着性テープの前記一方の面上に転写することを特徴とする。

【0017】ここで、前記支持体の一方の面における前記真空吸着用穴が開孔されていない領域に粘着剤が塗布されていてよい。

【0018】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。

【0019】(1) 第1の実施の形態

図1に示されたように、回路の形成が終了した半導体ウェーハ60における回路形成面の裏面に粘着性テープ62を貼り付ける。そして、半導体素子の外形に合わせてダイシング溝61を形成する。このダイシング溝61は、半導体ウェーハ60の厚さより浅く、かつ最終的な半導体素子の厚さ以上の深さで形成する。

【0020】次に、粘着性テープ1を半導体ウェーハ60の回路形成面に貼り付け、裏面側の粘着性テープ62を剥がす。半導体ウェーハ60の裏面に、BSG(Back Side Grinding)による研削を行い、半導体ウェーハ60を薄化する。これにより、図3に示されたように複数の半導体素子2に個別化される。ここで、BSGの替わりに化学的エッチング等の手法を用いてもよい。

【0021】図4に示された、多孔質粘着性テープ3は、多孔質材の少なくとも一方の面において、一方の面と他方の面との間で空気が貫通する多数の孔を有する通気性を有した状態で粘着剤4が塗布されている。尚、本実施の形態では多孔質粘着性テープ3の両面に粘着剤4が塗布されている。また、多孔質粘着性テープ3は半導体ウェーハの外形に適合するように円形形状を有し、その側面には空気が抜けないように空気抜け防止具5が設けられている。この空気抜け防止具5は、例えば粘着性樹脂や、粘着性テープ等により構成することができる。

【0022】図5に示されたように、一方の面と他方の面とを貫通する真空吸着用の穴12が開孔された支持体11の表面上に、多孔質粘着性テープ3における転写面と反対側の面を貼り付ける。

【0023】ここで、多孔質粘着性テープ3の反対側の面上に粘着剤4が塗布されていない場合は、支持体11の表面上に粘着剤を塗布しておく必要がある。

【0024】そして、多孔質粘着性テープ3の転写面に、半導体素子2における粘着性テープ1が貼り付けられた面と反対側の転写面を貼り付ける。支持体11の下面に固定治具21を配設し、支持体11の真空吸着用の穴12、多孔質粘着性テープ3に存在する多数の孔を介して、半導体素子2を真空吸着し、この真空吸着力と粘着剤4の粘着力とで多孔質粘着性テープ3上に転写する。この状態から、半導体素子2に貼り付けられていた粘着性テープ1を矢印31の方向に引っ張って剥離する。

【0025】粘着性テープ1の剥離が終了すると、図6に示された状態になる。そして、支持体11から固定治具21を取り外すと、図7に示されたように支持体11上に貼り付けられた多孔質粘着性テープ3に半導体素子2が転写された状態になる。この状態で、次のピックアップを行う工程に向けて搬送する。

【0026】図8に示されたように、多孔質粘着性テープ3に転写された半導体素子2のうち、良品を選択して吸着コレット6の真空吸着力により吸着し、矢印33方

向にピックアップする。

【0027】図9に、良品の半導体素子2のピックアップが終了し、不要となった半導体素子2のみが多孔質粘着性テープ3上に残った状態を示す。

【0028】図10に示されたように、不要の半導体素子2が貼り付けられた多孔質粘着性テープ3から支持体11を取り外す。

【0029】図11に、多孔質粘着性テープ3を取り外して支持体11のみになった状態を示す。この支持体11は、次回の半導体素子のピックアップに再度用いることができる。多孔質粘着性テープ3は、不要の半導体素子2が貼り付けられた状態のまま廃棄してよい。

【0030】上記実施の形態によれば、粘着性テープ1が貼り付けられた半導体素子2を転写するために用いる多孔質粘着性テープ3は、粘着剤4が貫通孔を塞がないように塗布されており、その粘着力は通常の粘着性テープよりも弱く設定されている。そして、粘着力が低いことを補うために、支持体11を介して半導体素子2を多孔質粘着性テープ3に真空吸着させた状態で、予め貼り付けられていた粘着性テープ1を剥がすようにしている。

【0031】この後は、支持体11上の多孔質粘着性テープ3に転写された状態で、半導体素子2をピックアップを行う工程に向けて容易に搬送することができる。そして、吸着コレット6を用いて半導体素子2をピックアップする際に、多孔質粘着性テープ3の粘着力が低いため、薄型化された半導体素子2であっても容易に多孔質粘着性テープ3から剥がすことができる。従って、図25、図26を用いて説明したようなピックアップの際に従来発生していた半導体素子2の破損を防止することができ、歩留まりの向上に寄与することができる。

【0032】(2) 第2の実施の形態

本発明の第2の実施の形態について、図12～図14を用いて説明する。

【0033】本実施の形態は、上記第1の実施の形態における図1～図9に示された工程と同様に、粘着性テープ1に貼り付けられ個片化された半導体素子2を多孔質粘着性テープ3に転写し、必要な半導体素子2をピックアップする。ピックアップが終了し、不要となった半導体素子2が多孔質粘着性テープ3上に残った状態を図12に示す。

【0034】上記第1の実施の形態では、多孔質粘着性テープ3から支持体11を取り外し、支持体11の再利用は行うが、不要となった半導体素子2が廃棄した多孔質粘着性テープ3は廃棄する。これに対し、本実施の形態では支持体11のみならず多孔質粘着性テープ3の再利用も図るべく、図13に示されたように不要の半導体素子2の表面に粘着性テープ22を貼り付け、図14に示されたようにこの半導体素子2を多孔質粘着性テープ3から取り外す。そして、粘着性テープ22及び半導体

素子2を廃棄する。

【0035】この後、支持体11と多孔質粘着性テープ3とを、次のピックアップ工程用に再度利用する。このようにして多孔質粘着性テープ3を、例えば2～10回程度再利用することにより、コストの低減を図ることができる。

【0036】次に、上記第1、第2の実施の形態において用いることが可能な支持体のより具体的な構成について、幾つかの例を用いて説明する。図15～図20に、それぞれの支持体の平面図及び正面図を示す。

【0037】図15(a)及び図15(b)に示された支持体11aは、金属、セラミックあるいは樹脂等から成る円形の平板に、貫通した孔23が複数箇所開孔された構成を有する。図15(a)及び図15(b)に示された支持体11bは、樹脂やセラミック等から成り多くの空気が貫通する孔を有する多孔質材料で形成された円形の平板において、その側面に空気抜け防止具25が設けられている。図17(a)及び図17(b)に示された支持体11cは、金属、セラミック、樹脂等から成る平板に、貫通した孔24が一箇所設けられている。

【0038】この図15～図17にそれぞれ示された支持体11a、11b、11cは、いずれも表面に粘着剤が塗布されていない。従って、このような支持体11a、11b、11cを用いる場合には、多孔質粘着性テープ3における支持体との貼り付け面に粘着剤が塗布されている必要がある。

【0039】これに対し、図18～図20にそれぞれ示された支持体11d、11e、11fは、一方の面に粘着剤42、46、52が塗布されている。ここで、粘着剤42、46、52は、それぞれ孔を塞ぐことがないように塗布されている。即ち、図18に示された支持体11dでは、複数の孔41が存在しない領域の表面上に粘着剤42が塗布されており、図19に示された支持体11eでは、側面に空気抜け防止具45が設けられた多孔質材における多数の孔を塞ぐことがないようにその表面上に粘着剤46が塗布されており、また図20に示された支持体11fでは、一つの孔51が存在しない領域の表面上に粘着剤52が塗布されている。

【0040】この支持体11d、11e、11fは、多孔質粘着性テープ3における支持体との貼り付け面に粘着剤が塗布されている場合、あるいは塗布されていない場合の両方において用いることができる。

【0041】以上の支持体11a～11fのいずれを用いる場合においても、真空吸着用の孔が設けられているので、多孔質粘着性テープをこの支持体11a～11fに貼り付けた状態で支持体11a～11f側から真空吸引を行い、半導体素子を多孔質粘着性テープに真空吸着することができる。

【0042】上述した実施の形態はいずれも一例であり、本発明を限定するものではない。また、多孔質粘着

性テープは、多孔質材であればセラミック、樹脂等のい
かなる材料を用いたものであってよい。

【0043】

【発明の効果】本発明の半導体装置の製造方法及びその
製造装置によれば、多孔質粘着性テープの粘着力を通常
の粘着性テープのものより小さく抑えることが可能であ
り、故に半導体素子を多孔質粘着性テープからピックア
ップする際に容易に剥がすことが可能であり、半導体素
子の破損を防止し歩留まりを向上させることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態による半導体装置の
製造方法及び装置の構成を工程別に示し、半導体ウェー
ハの回路形成面にダイシング溝が形成され、裏面側に粘
着性テープが貼り付けられた状態を示した縦断面図。

【図2】同第1の実施の形態による半導体装置の製造方
法及び装置の構成を工程別に示し、半導体ウェーハの回
路形成面に粘着性テープが貼り付けられ、裏面研削を行
うため裏面側の粘着性テープが剥がされる様子を示した
縦断面図。

【図3】同第1の実施の形態による半導体装置の製造方
法及び装置の構成を工程別に示し、個片化され粘着性テ
ープに貼り付けられた半導体素子を示した縦断面図。

【図4】同第1の実施の形態による半導体装置の製造方
法及び装置の構成を工程別に示し、半導体素子を転写す
べき多孔質粘着性テープを示した縦断面図。

【図5】同第1の実施の形態による半導体装置の製造方
法及び装置の構成を工程別に示し、多孔質粘着性テープ
に半導体素子を転写するための貼り付けられた粘着性テ
ープを剥離する状態を示した縦断面図。

【図6】同第1の実施の形態による半導体装置の製造方
法及び装置の構成を工程別に示し、転写が終了した半導
体素子を示した縦断面図。

【図7】同第1の実施の形態による半導体装置の製造方
法及び装置の構成を工程別に示し、転写終了後の半導体
素子を搬送する状態を示した縦断面図。

【図8】同第1の実施の形態による半導体装置の製造方
法及び装置の構成を工程別に示し、半導体素子をピック
アップする状態を示した縦断面図。

【図9】同第1の実施の形態による半導体装置の製造方
法及び装置の構成を工程別に示し、ピックアップが終了
した状態を示した縦断面図。

【図10】同第1の実施の形態による半導体装置の製造方
法及び装置の構成を工程別に示し、不要となった多孔
質粘着性テープを支持体から外す状態を示した縦断面
図。

【図11】同第1の実施の形態による半導体装置の製造方
法及び装置の構成を工程別に示し、支持体のみを示し
た縦断面図。

【図12】本発明の第2の実施の形態による半導体装置
の製造方法及び装置の構成を工程別に示し、ピックアッ

プが終了した状態を示した縦断面図。

【図13】同第2の実施の形態による半導体装置の製造
方法及び装置の構成を工程別に示し、不要の半導体素子
に粘着性テープを貼り付けた状態を示した縦断面図。

【図14】同第2の実施の形態による半導体装置の製造
方法及び装置の構成を工程別に示し、不要の半導体素子
を多孔質粘着性テープから外す様子を示した縦断面図。

【図15】上記第1、第2の実施の形態による半導体裝
置の製造方法及び装置において用いる支持体の構成を示
した平面図及び正面図。

【図16】同第1、第2の実施の形態による半導体装置
の製造方法及び装置において用いる支持体の他の構成を示
した平面図及び正面図。

【図17】同第1、第2の実施の形態による半導体装置
の製造方法及び装置において用いる支持体のさらに他の
構成を示した平面図及び正面図。

【図18】同第1、第2の実施の形態による半導体装置
の製造方法及び装置において用いる支持体のさらに他の
構成を示した平面図及び正面図。

【図19】同第1、第2の実施の形態による半導体装置
の製造方法及び装置において用いる支持体のさらに他の
構成を示した平面図及び正面図。

【図20】同第1、第2の実施の形態による半導体装置
の製造方法及び装置において用いる支持体のさらに他の
構成を示した平面図及び正面図。

【図21】従来の半導体装置の製造方法を工程別に示し
た縦断面図。

【図22】同半導体装置の製造方法を工程別に示した縦
断面図。

【図23】同半導体装置の製造方法において用いていた
ピックアップ装置を示した斜視図。

【図24】同半導体装置の製造方法において半導体素子
をピックアップするときの状態を示した縦断面図。

【図25】同半導体装置の製造方法により半導体素子を
ピックアップしたときに半導体素子が破損した状態を示
した縦断面図及び平面図。

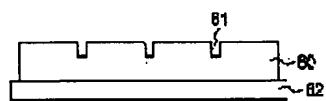
【図26】同半導体装置の製造方法により半導体素子を
ピックアップしたときに半導体素子が破損した状態を示
した縦断面図及び平面図。

【符号の説明】

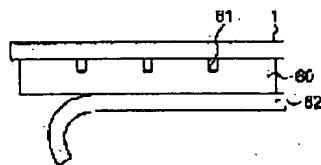
- 1、22、62 粘着性テープ
- 2 半導体素子
- 3 多孔質粘着性テープ
- 4、42、46、52 粘着剤
- 5、45 空気抜け防止具
- 6 吸着コレット
11、11a、11b、11c、11d、11e、11
1 支持体
- 12、23、24、41、51 真空吸着用の穴
- 6.0 半導体ウェーハ

6.1 ダイシング溝

【図 1】



【図 2】



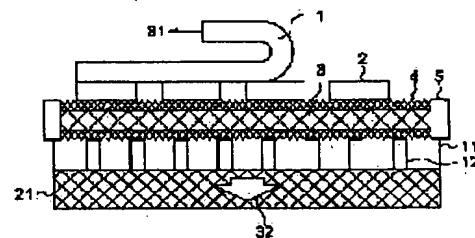
【図 3】



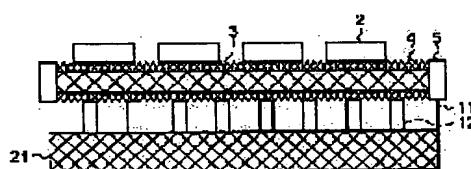
【図 4】



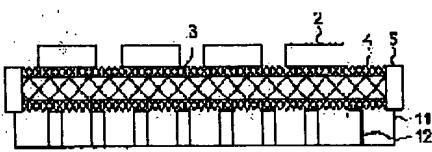
【図 5】



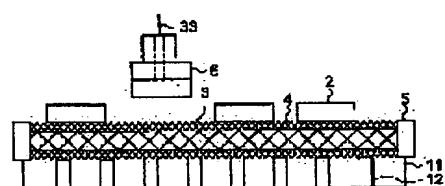
【図 6】



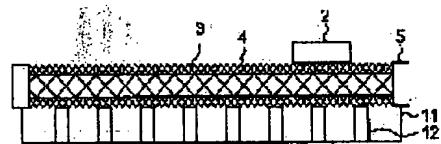
【図 7】



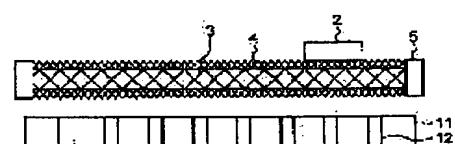
【図 8】



【図 9】



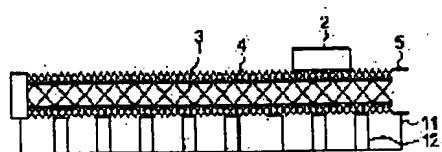
【図 10】



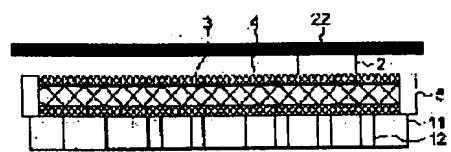
【図 11】



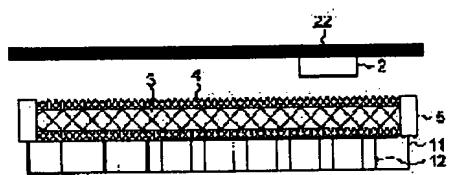
[図 12]



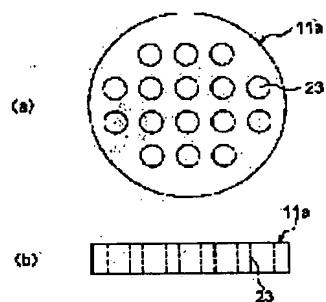
[図 13]



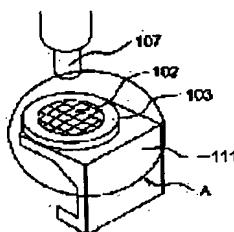
[図 14]



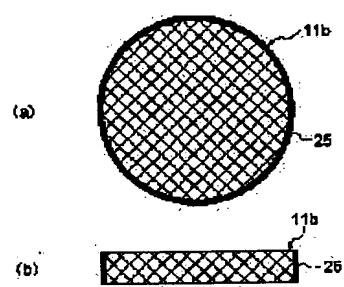
[図 15]



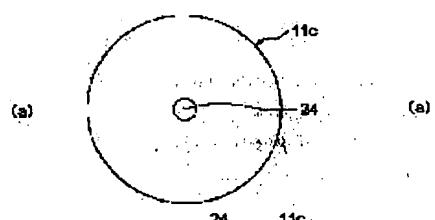
[図 23]



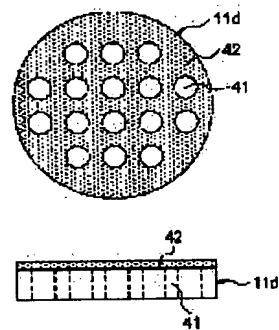
[図 16]



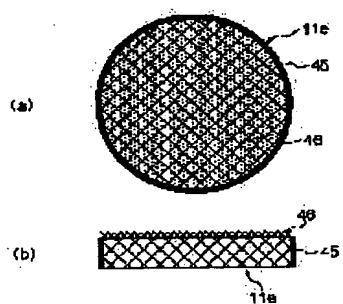
[図 17]



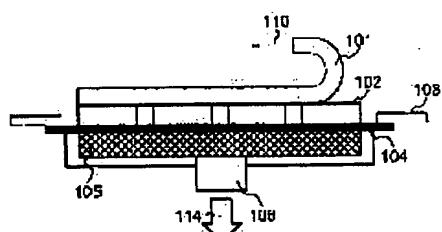
[図 18]



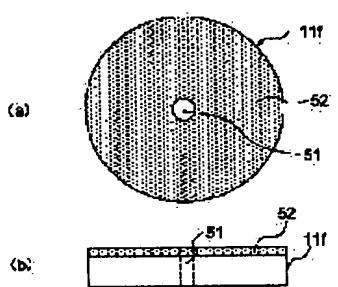
[図 19]



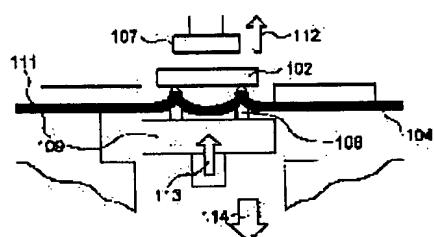
[図 21]



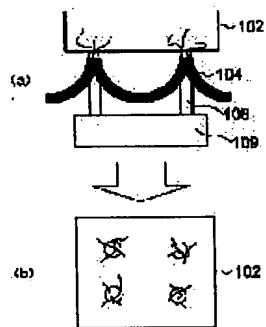
[図 20]



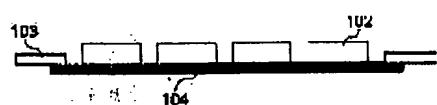
[図 24]



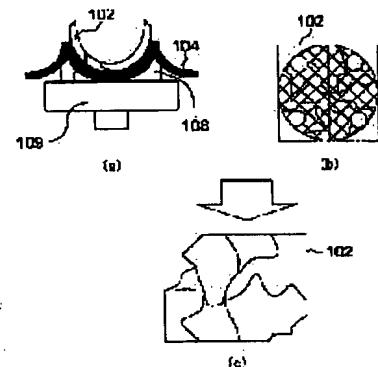
[図 26]



[図 22]



[図 25]



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.